

## CIRCUIT BOARD

Patent Number: JP5235679  
Publication date: 1993-09-10  
Inventor(s): KAWABATA SADAYUKI; others: 01  
Applicant(s): MURATA MFG CO LTD  
Requested Patent: ☐ JP5235679  
Application Number: JP19920035057 19920221  
Priority Number(s):  
IPC Classification: H03H7/01; H05K1/02  
EC Classification:  
Equivalents:

---

### Abstract

---

**PURPOSE:** To improve noise elimination capacity by preventing the filtering characteristic of a noise elimination filter from deteriorating due to grounding when the ground part of the noise elimination filter is grounded.

**CONSTITUTION:** The ground part 3a of the noise elimination filter 3 is connected to a filter ground pattern 4, and also, the ground part 2a of a circuit element 2 nearest to the filter 3 is connected to the pattern. Furthermore, the ground part 2a is connected to ground patterns S, G for circuit element to ground another circuit element including the element 2 formed on the surface side of a circuit board 1, respectively. Also, the filter 3 and the signal input/output part 3b of the element 2 are connected to the pattern on the surface of the board 1. Ground impedance can be reduced in the filter 3 by employing such structure, and the noise elimination capacity of the filter 3 can be improved, and also, the influence of fluctuation in the ground potential of the filter 3 due to the signal of another circuit, etc., can be improved, and thereby the filtering characteristic is stabilized.

---

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-235679

(43) 公開日 平成5年(1993)9月10日

(51) Int. Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 H 7/01	2	8321-5 J		
H 0 5 K 1/02	P	7047-4 E		

審査請求 未請求 請求項の数 1 (全 4 頁)

(21) 出願番号 特願平4-95057

(22) 出願日 平成4年(1992)2月21日

(71) 出願人 000008231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 川端 定行

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

(72) 発明者 坂本 幸夫

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

(74) 代理人 弁理士 岡田 和秀

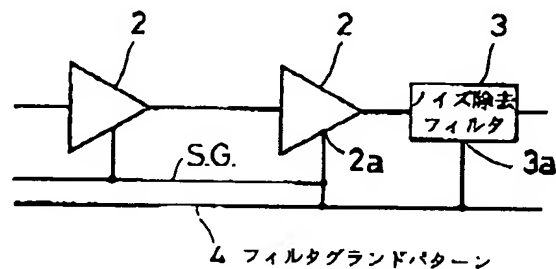
(54) 【発明の名称】 回路基板

(57) 【要約】

【目的】 ノイズ除去フィルタの除去能力を向上させることを目的とする。

【構成】 回路基板の複数のグラウンドパターンの少なくとも1つを、ノイズ除去フィルタ用のフィルタグラウンドパターンとし、このフィルタグラウンドパターンに、ノイズ除去フィルタのノイズ源側の直近の回路素子のグラウンド部を接続するようにしている。

【効果】 従来例に比べてグラウンドインピーダンスを低減できるとともに、他の回路の信号などによる影響を改善でき、ノイズ除去フィルタの除去能力を向上させることが可能となる。



## 【特許請求の範囲】

【請求項1】 両面プリント基板の片面あるいは複数層基板の少なくとも1つの層を、ノイズ除去フィルタ用グラウンドパターン（フィルタグラウンドパターン）とし、そのパターンにノイズ除去フィルタのグラウンド端子を接続するとともに、このノイズ除去フィルタのノイズ源側に直近の回路素子のグラウンド部が、前記フィルタグラウンドパターンに接続されていることを特徴とする回路基板。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、トランジスタ、IC等のような回路素子と、この回路素子から発生している電磁気ノイズを除去するためのノイズ除去フィルタとが搭載される回路基板に係り、さらに詳しくは、この回路素子とノイズ除去フィルタそれぞれのグラウンド部をグラウンドすることに関する。

## 【0002】

【従来の技術】 ICとかトランジスタなどの回路素子はいわゆる電磁気ノイズを発生するために、それらがデジタル回路として組み込まれてある電子機器においては、その電磁気ノイズで誤動作を起こし易いことは一般によく知られている。

【0003】 そのため、回路基板にはこのような電磁気ノイズの発生源ともなる回路素子が搭載されてある場合には、その誤動作を防止し、そのデジタル回路の動作上の信頼度を高めさせるうえでこれと同じ回路基板に、かかる電磁気ノイズを有効に除去するためのノイズ除去フィルタが実装される。

## 【0004】

【発明が解決しようとする課題】 ところで、このような電磁気ノイズの発生源となる回路素子はそのグラウンド部をグラウンドさせる必要があり、同様にノイズ除去フィルタもそのグラウンド部をグラウンドさせる必要がある。

【0005】 このようなグラウンドでの問題を図5を参照して説明する。すなわち、同図のようにICやトランジスタなどの回路素子2のグラウンド部2aをグラウンドさせるための回路素子用グラウンドパターンS、Gを、ノイズ除去フィルタ3のグラウンド部3aをグラウンドさせるグラウンドパターンに共用してある構造においては、ノイズ除去フィルタ3のグラウンド部3aと、これに直近の回路素子2のグラウンド部2aとの間のグラウンドパターンに存在する抵抗成分とかインダクタンス成分といったグラウンドインピーダンス10がノイズ除去フィルタ3のフィルタ特性に大きな影響を及ぼしてしまう結果となり、ノイズ除去能力が下記のように劣化させられてしまうことがある。

【0006】 例えば、このノイズ除去フィルタ3の本来のフィルタ特性が図6の実線Aで示されるようなものであるとした場合に、そのグラウンドインピーダンス10の影響によって、そのフィルタ特性が破線Bで示されるよ

うな共振点を有するものとなって、高周波域でのフィルタ特性が大きく劣化させられてしまうことになる。

【0007】 また、このようなノイズ除去フィルタ3のグラウンドの電位は、他の回路の信号によって変動したり、ノイズ除去フィルタ自身のリターン電流によっても変動したりするために、フィルタ特性が安定しにくいという懸点がある。

【0008】 したがって、本発明においては、ノイズ除去フィルタのグラウンド部をグラウンドする場合に、そのグラウンドによってノイズ除去フィルタがフィルタ特性を劣化させてしまうことのないようにし、これによってその本来のノイズ除去能力を十分に発揮できるように、併せてフィルタ特性を安定させることを目的としている。

## 【0009】

【課題を解決するための手段】 このような目的を達成するために、本発明においては、両面プリント基板の片面あるいは複数層基板の少なくとも1つの層を、ノイズ除去フィルタ用グラウンドパターン（フィルタグラウンドパターン）とし、そのパターンにノイズ除去フィルタのグラウンド端子を接続するとともに、このノイズ除去フィルタのノイズ源側に直近の回路素子のグラウンド部が、前記フィルタグラウンドパターンに接続されている。

## 【0010】

【作用】 上記構成によれば、ノイズ除去フィルタのグラウンド部は、ノイズ除去フィルタ用のグラウンドパターン（フィルタグラウンドパターン）にグラウンドされており、また、このノイズ除去フィルタのノイズ源側に直近の回路素子のグラウンド部が、フィルタグラウンドパターンに接続されているので、グラウンドインピーダンスを低減できるとともに、他の回路の信号などによるグラウンドの電位の変動の影響を改善できることになる。

## 【0011】

【実施例】 以下、図面によって本発明の実施例について、詳細に説明する。

【0012】 図1は本発明の一実施例に係る回路基板の要部を裏面側から見た平面図であり、図2は図1の回路基板の切断面線A-A'における断面図である。

【0013】 回路基板1には、ICとかトランジスタなどの電磁気ノイズ発生源となる回路素子2と、この電磁気ノイズを除去できる、EMI型のノイズ除去フィルタ3とが搭載されている。回路基板1の裏面側には、ノイズ除去フィルタ3のグラウンド部をグラウンドするためのフィルタグラウンドパターン4がスクリーン印刷などで形成されている。

【0014】 このフィルタグラウンドパターン4にはノイズ除去フィルタ3のリード端子状のグラウンド部3aがスルーホール5aを介して半田付けで接続されているとともに、これらノイズ除去フィルタ3に直近の回路素子2のリード端子状のグラウンド部2aが、同じくスルーホール5aを介して半田付けで接続されている。さらに、こ

の回路素子2のグランド部2aは、回路基板1の表面側に形成されている該回路素子2を含む他の回路素子それぞれをグランドするための回路素子用グランドパターンS.G.にも接続されている。また、ノイズ除去フィルタ3および回路素子2の信号の入出力部3bは、他のスルーホール5bを介して回路基板1表面のパターンに接続されている。なお、上記回路基板1に搭載された回路素子2とノイズ除去フィルタ3は回路的には図3に示されるようになっている。

【0015】上記構造のノイズ除去フィルタ3では、それ用のグランド部3aが電磁気ノイズ発生源となる回路素子2のグランド部2a用の回路素子用グランドパターンS.G.とは別のフィルタグランドパターン4にグランドされており、また、このノイズ除去フィルタ3のノイズ源側に直近の回路素子2のグランド部2aが回路素子用グランドパターンS.G.のみならず、フィルタグランドパターン4にも接続されている結果、グランドインピーダンスが低減されてノイズ除去フィルタ3のノイズ除去能力を向上させることができ、また、他の回路の信号等によるノイズ除去フィルタ3のグランド電位の変動の影響が改善されてフィルタ特性が安定することになる。

【0016】なお、従来例のノイズ除去フィルタのフィルタ特性と本発明のノイズ除去フィルタのそれとを図4に比較して示す。ここで図の(A)は、従来例のグランドパターンによるノイズフィルタレベルを示し、(B)は、本発明のグランドパターンによるノイズフィルタレベルを示している。この図から明らかなように本発明による回路基板に搭載されてあるノイズ除去フィルタの方が、従来例のそれに比べてノイズ除去能力が大幅に向上している。

【0017】なお、上述の実施例では、回路基板としては両面タイプのものに適用して説明したけれども、本発明は、かかる両面タイプのみならず、両グランドパターンを埋設したような多層タイプのものにも同様に適用で

きるとともに、フィルタグランドパターンも図のような一層タイプのものに限定されるものでないことは勿論である。

【0018】さらに、上述の実施例では、ノイズ除去フィルタとしてEMIタイプについて説明したけれども、本発明は、このようなEMIタイプに限定されるものではなく、他のノイズ除去フィルタにも適用できるものである。

【0019】

【発明の効果】以上のように本発明によれば、グランドパターンが複数形成されてその少なくとも1つが、ノイズ除去フィルタ用のグランドパターン（フィルタグランドパターン）とされているとともに、このノイズ除去フィルタのノイズ源側に直近の回路素子のグランド部が、前記フィルタグランドパターンに接続されているので、従来例に比べてグランドインピーダンスを低減できるとともに、他の回路の信号などによるグランドの電位の変動を改善できることになり、ノイズ除去フィルタのノイズ除去能力が向上するとともに、フィルタ特性も安定することになる。

【図面の簡単な説明】

【図1】図1は本発明の一実施例のグランドパターンを示す図である。

【図2】図1の切断面線A-A'から見た断面図である。

【図3】図1の実施例の配線方式を示す図である。

【図4】本発明のノイズ除去効果を示す図である。

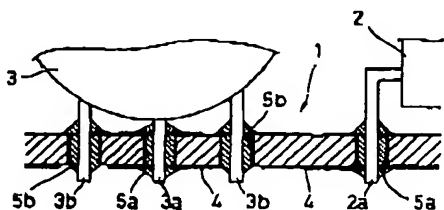
【図5】従来例の配線方式を示す図である。

【図6】従来例のフィルタ特性を示す図である。

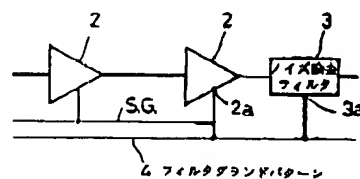
【符号の説明】

- |   |              |
|---|--------------|
| 1 | 回路基板         |
| 2 | 回路素子         |
| 3 | ノイズ除去フィルタ    |
| 4 | フィルタグランドパターン |

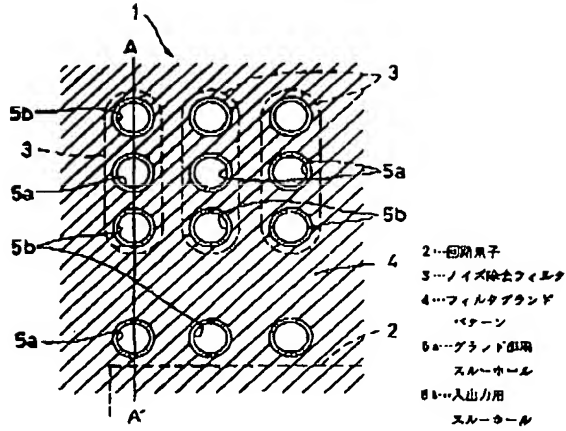
【図2】



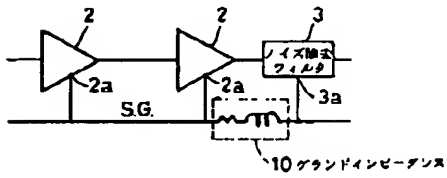
【図3】



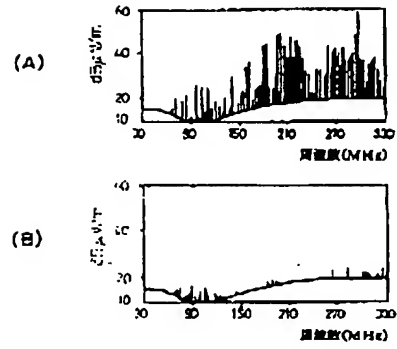
【図1】



【図5】



【図4】



【図6】

